

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07212381 A**

(43) Date of publication of application: 11 . 08 . 95

(51) Int. Cl

H04L 12/42

(21) Application number: **06001112**

(22) Date of filing: 11 . 01 . 94

(71) Applicant: **HITACHI LTD**

(72) Inventor: **TAKATORI MASAHIRO
ASHI MASAHIRO
FUJITA HIROYUKI**

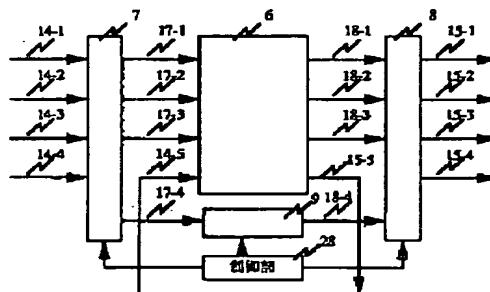
(54) SELF HEALING SWITCH

(57) Abstract:

PURPOSE: To switch various ring switch modes such as 2-Fiber BLSR, 4-Fiber BLSR, and UPSR only by exchanging the software.

CONSTITUTION: Space-switches 7 and 8 are provided in front of and behind an adddrop switch 6. One output of the adddrop switch and one output of the 2nd space switch are connected to the input stage of the selectable selector in a time slot unit. Thus, switching various ring switch modes is enabled by exchanging the software while suppressing the switch scale as it is. Thus, changing from the ring switch to the linear switch and vice versa is available.

COPYRIGHT: (C)1995,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-212381

(43) 公開日 平成7年(1995)8月11日

(51) Int.Cl.⁶

H 0 4 L 12/42

識別記号

庁内整理番号

F I

技術表示箇所

8838-5K

H 0 4 L 11/ 00

3 3 0

審査請求 未請求 請求項の数14 O L (全 11 頁)

(21) 出願番号 特願平6-1112

(22) 出願日 平成6年(1994)1月11日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 ▲高▼取 正浩

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 芦 賢浩

神奈川県横浜市戸塚区戸塚町216番地 株

式会社日立製作所情報通信事業部内

(72) 発明者 藤田 浩之

神奈川県横浜市戸塚区戸塚町216番地 株

式会社日立製作所情報通信事業部内

(74) 代理人 弁理士 小川 勝男

(54) 【発明の名称】 セルフヒーリングリングスイッチ

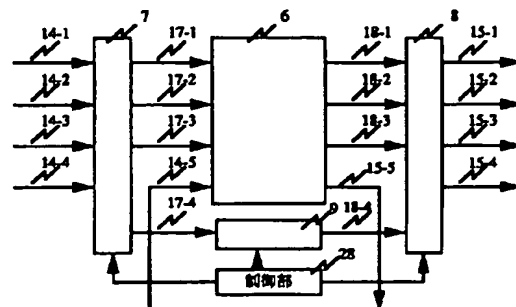
(57) 【要約】

【目的】 ソフトウェアの交換だけで、2-Fiber BLSR、4-Fiber BLSR、UPSRの各種リングスイッチモードを切り替えることを可能とする。

【構成】 空間スイッチ(7、8)をアッドドロップスイッチ(6)の前後に設け、かつ、アッドドロップスイッチの出力1本と第2の空間スイッチの出力1本をタイムスロット単位に選択可能なセクタの入力段に接続する。

【効果】 スwitch規模を抑制したままソフトウェアの交換だけで、各種リングスイッチモードを切り替えることが可能となる。また、リングスイッチからリニアスイッチへの変更、およびその逆の変更も可能となる。

図 2



【特許請求の範囲】

【請求項1】複数入出力ハイウェイをもつスイッチの出力ハイウェイのうちの1本（出力ハイウェイa）をセレクタの入力端子に接続し、前記スイッチのその他の出力ハイウェイのうちの1本（出力ハイウェイb）を分岐させ、当該分岐させたハイウェイのうちの1本のハイウェイ（出力ハイウェイb'）を前記セレクタの他の入力端子に接続し、該セレクタからの出力信号を分岐回線（落ち回線）に接続することを特徴とするセルフヒーリングリングスイッチ。

【請求項2】前記スイッチは、第1の空間スイッチとアッドドロップ用スイッチ（アッドドロップスイッチ）と第2の空間スイッチと遅延挿入素子からなる構成であり、第1の空間スイッチは少なくとも5入力5出力の端子を持ち、アッドドロップスイッチは少なくとも4入力4出力の端子を持ち、第2の空間スイッチは少なくとも5入力5出力の端子を持ち、第1の空間スイッチの出力のうちの4本を前記アッドドロップスイッチの入力端子に接続し、前記アッドドロップスイッチの4本の出力を前記第2の空間スイッチの入力端子に接続し、前記第1の空間スイッチの出力のうち前記アッドドロップスイッチに接続しないものを前記遅延挿入素子の入力に接続し、前記遅延挿入素子の出力を前記第2の空間スイッチの入力のうち前記アッドドロップスイッチと接続しない入力に接続し、挿入回線からの信号を前記第1の空間スイッチの入力端子に接続し、前記第2の空間スイッチの出力ハイウェイのうち1本を前記ハイウェイaとし、第2の空間スイッチの出力ハイウェイのうち他の1本を前記出力ハイウェイbとすることを特徴とする請求項1記載のセルフヒーリングリングスイッチ。

【請求項3】前記スイッチは、第1の空間スイッチとアッドドロップスイッチと第2の空間スイッチと遅延挿入素子からなる構成であり、第1の空間スイッチは少なくとも4入力4出力の端子を持ち、アッドドロップスイッチは少なくとも4入力4出力の端子を持ち、第2の空間スイッチは少なくとも4入力4出力の端子を持ち、第1の空間スイッチの出力のうちの少なくとも3本を前記アッドドロップスイッチの入力端子に接続し、前記アッドドロップスイッチの少なくとも3本の出力端子を前記第2の空間スイッチの入力端子に接続し、前記第1の空間スイッチの出力端子のうち前記アッドドロップスイッチに接続しなかった出力端子と前記第2の空間スイッチの入力端子を前記遅延挿入素子を介して接続し、挿入回線からの信号を前記アッドドロップスイッチの入力端子に接続し、前記アッドドロップスイッチの出力のうち第2の空間スイッチに接続しないものを前記ハイウェイaとし、第2の空間スイッチの出力ハイウェイのうち一本を前記出力ハイウェイbとすることを特徴とする請求項1記載のセルフヒーリングリングスイッチ。

【請求項4】前記スイッチは、第1の空間スイッチとア

ッドドロップスイッチと第2の空間スイッチと遅延挿入素子からなる構成であり、第1の空間スイッチは少なくとも4入力4出力の端子を持ち、アッドドロップスイッチは少なくとも4入力4出力の端子を持ち、第2の空間スイッチは少なくとも5入力5出力の端子を持ち、第1の空間スイッチの出力のうちの3本を前記アッドドロップスイッチの入力端子に接続し、前記アッドドロップスイッチの4本の出力端子を前記第2の空間スイッチの入力端子に接続し、前記第1の空間スイッチの出力端子のうち前記アッドドロップスイッチに接続しなかった出力端子と前記第2の空間スイッチの入力端子を前記遅延挿入素子を介して接続し、挿入回線からの信号を前記アッドドロップスイッチの入力端子に接続し、前記第2の空間スイッチの出力のうち1本を前記ハイウェイaとし、第2の空間スイッチの出力ハイウェイのうち他の1本を前記出力ハイウェイbとすることを特徴とする請求項1記載のセルフヒーリングリングスイッチ。

【請求項5】前記スイッチは、第1の空間スイッチとアッドドロップスイッチと第2の空間スイッチからなる構成であり、第1の空間スイッチは少なくとも4入力4出力の端子を持ち、アッドドロップスイッチは少なくとも5入力5出力の端子を持ち、第2の空間スイッチは少なくとも4入力4出力の端子を持ち、第1の空間スイッチの出力のうちの4本を前記アッドドロップスイッチの入力端子に接続し、前記アッドドロップスイッチの4本の出力端子を前記第2の空間スイッチの入力端子に接続し、挿入回線からの信号を前記アッドドロップスイッチの入力端子に接続し、前記アッドドロップスイッチの出力のうち第2の空間スイッチに接続しないものを前記ハイウェイaとし、第2の空間スイッチの出力ハイウェイのうち1本を前記出力ハイウェイbとすることを特徴とする請求項1記載のセルフヒーリングリングスイッチ。

【請求項6】前記スイッチは、第1の空間スイッチとアッドドロップスイッチと第2の空間スイッチとからなる構成であり、第1の空間スイッチは少なくとも4入力4出力の端子を持ち、アッドドロップスイッチは少なくとも5入力5出力の端子を持ち、第2の空間スイッチは少なくとも5入力5出力の端子を持ち、第1の空間スイッチの出力のうちの4本を前記アッドドロップスイッチの入力端子に接続し、前記アッドドロップスイッチの5本の出力を前記第2の空間スイッチの入力端子に接続し、挿入回線からの信号を前記アッドドロップスイッチの入力端子に接続し、前記第2の空間スイッチの出力ハイウェイのうち1本を前記ハイウェイaとし、第2の空間スイッチの出力ハイウェイのうち他の1本を前記出力ハイウェイbとすることを特徴とする請求項1記載のセルフヒーリングリングスイッチ。

【請求項7】前記アッドドロップスイッチは、データメモリとアドレス管理メモリからなる時分割スイッチであることを特徴とする請求項2乃至6のいずれかに記載の

10

20

30

40

50

セルフヒーリングリングスイッチ。

【請求項8】前記遅延挿入素子は、半導体メモリもしくはフリップフロップであることを特徴とする請求項2乃至4のいずれかに記載のセルフヒーリングリングスイッチ。

【請求項9】前記スイッチをANSIに定めるUnidirectional Path Switched Ring(UPSR)に用いるときは、当該ノードで分岐回線(落ち回線)に出力するものについては、時計回り方向のバスと反時計回り方向のバスをそれぞれ出力ハイウェイaとbのどちらに出力するかをバス単位に定め、前記セクタはバス単位に出力ハイウェイaとb'のうちの一方を選択することを特徴とする請求項1乃至6のいずれかに記載のセルフヒーリングリングスイッチ。

【請求項10】前記スイッチをANSIに定めるUnidirectional Path Switched Ring(UPSR)に用いるときは、当該ノードで分岐回線(落ち回線)に出力するものについては、時計回り方向のバスと反時計回り方向のバスの一方を現用、他方を予備とし、それぞれ出力ハイウェイaとbのどちらに出力するかを定め、前記セクタはバス単位に出力ハイウェイaとb'のうちの一方を選択することを特徴とする請求項1乃至6のいずれかに記載のセルフヒーリングリングスイッチ。

【請求項11】前記セクタの制御回路と各受信回線の警報を検出する警報検出回路を接続し、当該警報情報に基づいて前記セクタを制御することを特徴とする請求項9記載のセルフヒーリングリングスイッチ。

【請求項12】前記スイッチをANSIに定める2-Fiber Bidirectional Line Switched Ring(2-Fiber BLSR)または4-Fiber Bidirectional Line Switched Ring(4-Fiber BLSR)に用いるときは、前記セクタは出力ハイウェイaを常時選択することを特徴とする請求項1乃至6のいずれかに記載のセルフヒーリングリングスイッチ。

【請求項13】前記スイッチをANSIに定める1+1 Linear Protection Switchingまたは1:N Linear Protection Switchingに用いるときは、前記セクタは出力ハイウェイaを常時選択することを特徴とする請求項1乃至6のいずれかに記載のセルフヒーリングリングスイッチ。

【請求項14】前記スイッチをANSIに定める1+1 Linear Protection Switchingに用いるときは、前記第2の空間スイッチは、分配機能をもつことを特徴とする請求項2乃至6のいずれかに記載のセルフヒーリングリングスイッチ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はセルフヒーリングリング用伝送装置の装置構成に係り、特にセルフヒーリングリングスイッチに関する。

【0002】

【従来の技術】現在、自動復旧を行うリング型ネットワ

ークとしては、"Bellcore Technical Advisory TA-NWT-001230, issue 3"に記載されているように、2-Fiber Bidirectional Line Switched Ring(2-Fiber BLSR)、4-Fiber Bidirectional Line Switched Ring(4-Fiber BLSR)、Unidirectional Path Switched Ring(UPSR)がある。2-Fiber BLSRは、各ノード間を2本の回線で接続し、各回線内の容量を二分し、一方を現用、他方を予備として用いる方式である(図3(a))。通常時のバスの設定では、上りと下りは同一の経路を通過する(図3(b))。図3に示すようなネットワークにおいて、例えばノードA-B間の回線30-4, 31-4に障害が発生した場合、障害区間を通過するバスを反対回り方向の予備容量を用いて迂回(リングスイッチ)させる(図4)。このときリングスイッチを実行するのは、障害端ノード(本例では、ノードAとB。)である。その他のノードは中継処理を実行する。ノード構成の例を図5に示す。各ノードはリング用の回線の他に挿入回線11と分岐回線12をもつ。これを図3(a)のノードAに適用する場合、CW方向現用受信回線20は図3の回線30-4、CCW方向現用受信回線22は図3(a)の回線31-1、CW方向現用送信回線24は図3の回線30-1、CCW方向現用送信回線26は図3(a)の回線31-4に対応する。リングスイッチはスイッチ34-1により、タイムスロットを入れ替えることで容易に実現できる。

【0003】4-Fiber BLSRは、現用回線と予備回線を設け、各ノード間を4本の回線で接続する。そして通常は現用回線を用いて伝送し、障害発生時などに予備回線を用いてトラヒックを救済する方式である(図6(a))。通常時のバスの設定では、上りと下りは同一の経路を通過する(図6(b))。図6(a)に示すようなネットワークにおいて、例えばノードA-B間の現用回線30-4にのみ障害が発生した場合、障害区間を通過するバスを予備回線32-4を用いて伝送する(スパンスイッチ:図7(a))。またノードA-B間の現用回線と予備回線の両方に障害が発生した場合、障害区間を通過するバスを反対回り方向の予備回線に迂回(リングスイッチ)させる(図7(b))。スパンスイッチ、リングスイッチを実行するのは、障害端ノード(本例では、ノードAとBである。)である。その他のノードは中継処理を実行する。ノード構成の例を図8に示す。これを図6(a)のノードAに適用する場合、CW方向現用受信回線20は図6(a)の回線30-4、CCW方向予備受信回線21は図6(a)の回線32-4、CCW方向現用受信回線22は図6(a)の回線31-1、CCW方向予備受信回線23は図6(a)の回線33-1、CW方向現用送信回線24は図6(a)の回線30-1、CW方向予備送信回線25は図6(a)の回線32-1、CCW方向現用送信回線26は図6(a)の回線31-4、CCW方向予備送信回線27は図6(a)の回線33-4に対応する。各ノードはリング用の回線の他に挿入回線11と分岐回線12をもつ。

【0004】UPSRは、ノード間を2本の回線で接続し、一方を現用、他方を予備とする(図9(a))。従って、

通常時のパスの設定では、上りと下りは異なる経路（同一方向経路）を通過する（図9（b））。図9（b）では反時計回り方向（Counter Clockwise：CCW）のパスが現用であり、通常は現用を用いて伝送する。時計回り方向（Clockwise：CW）のパスは予備である。現用と予備の両方にパスを設定し、パス終端ノードにおいて現用側を選択する。図9（a）においてノードA-B間に障害が発生した場合、パス終端ノードでは予備を選択することにより障害から復旧する（図10）。ノード構成を図11に示す。これを図9（a）のノードAに適用する場合、CW方向予備受信回線21は図9（a）の回線32-4、CCW方向現用受信回線22は図9（a）の回線31-1、CW方向予備送信回線25は図9（a）の回線32-1、CCW方向現用送信回線26は図9（a）の回線31-4に対応する。出力ハイウェイ15-5、15-7はそれぞれ現用と予備に対応している。現用と予備の選択は、セクタ2で行う。各ノードはリング用の回線の他に挿入回線1と分岐回線12と予備をもつ。

【0005】

【発明が解決しようとする課題】従来の構成は、各種リングスイッチモードの各々に対応する構成である。したがって、同一の装置において、ソフトウェアの変更のみで、前記複数のリングスイッチモードを実現することは不可能である。

【0006】本発明は上記の欠点を解決するもので、ソフトウェアの変更のみで、上記複数のリングスイッチモードを実現することを目的とする。

【0007】

【課題を解決するための手段】この目的を達成するため本発明は、空間スイッチをアッドドロップスイッチの前後に設け、かつ、アッドドロップスイッチの出力1本と第2の空間スイッチの出力1本をタイムスロット単位に選択可能なセクタの入力段に接続する。

【0008】

【作用】本発明の作用を図1を用いて説明する。図1に示す回路は、スイッチ1、セクタ2、セクタ制御部3からなるセルフヒーリングリングスイッチ（SHRSW）、受信インターフェース部4-1～4-5、送信インターフェース部5-1～5-5からなるノードである。スイッチ1は5入力5出力であり、セクタ2は2入力1出力である。スイッチ1の入力端子に受信側回線20～23と挿入回線11を受信インターフェース部4-1～4-5を介して接続し、出力ハイウェイ15-1～15-4を送信側回線24～27に送信インターフェース部5-1～5-4を介して接続する。また、出力ハイウェイa15-5をセクタ2の入力端子に接続する。出力ハイウェイb15-4を2つに分岐させ、分岐した方を出力ハイウェイb'15-6とし、セクタ2のもう一方の入力端子に接続する。

【0009】まず、このSHRSWを2-Fiber BLSRに用いる場合の方法について説明する。2-Fiber BLSRにおけるリングスイッチは、スイッチ1のタイムスロット入れ替え

により容易に実現できる。また、セクタ2は常時出力ハイウェイa15-5を選択する。2-Fiber BLSRは予備回線を必要としないので、出力ハイウェイb15-4は用いない。次に、このSHRSWを4-Fiber BLSRに用いる場合の方法について説明する。4-Fiber BLSRにおけるリングスイッチは、スイッチ1のトランススイッチも同様にスイッチ1により容易に実現できる。この場合も、セクタ2は出力ハイウェイa15-5を常時選択する。この時出力ハイウェイb15-4をリング用の予備回線に割り当てる。

10 【0010】次にこのSHRSWをUPSRに用いる場合の方法を図1を用いて説明する。UPSRの場合、ノード間を接続する回線は2本である。従って、スイッチ1の出力ハイウェイに空きができる。そこで、出力ハイウェイのうち出力ハイウェイa15-5と出力ハイウェイb15-4を分岐回線としてもちいる。そして、スイッチ1により、2つの分岐回線のうち一方を時計回り方向（CW）パス、他方を反時計回り方向（CCW）パスとして割り当てる。セクタ2は前記2つの出力ハイウェイのうちから一方をパス単位に選択する。そして選択した系に障害が発生した場合は、他方に切り替えることにより障害から復旧することが可能である。すなわち、スイッチ1の出力ハイウェイのうち、4-Fiber BLSR時にリング出力回線に割り当てていた出力ハイウェイのうちから1本をUPSR時に分岐回線用に割り当てる。そして、2本の分岐回線のうちから正常な方をセクタ2が選択することにより、障害復旧動作を可能にする。

【0011】さらに、リニアスイッチ（1:1, 1+1切替）にもちいた場合でも空間スイッチを制御することにより容易に対応できる。

30 【0012】上記のように、本発明による回路構成はいずれの切替モードにも適用可能である。したがって、同一の回路構成により、ソフトウェアを交換するだけでいずれの切替モードをも実現できる。

【0013】

【実施例】本発明の第1の実施例を図1を用いて説明する。図1に示す回路は、スイッチ1、セクタ2、セクタ制御部3からなるセルフヒーリングリングスイッチ（SHRSW）である。スイッチ1は5入力5出力であり、セクタ2は2入力1出力である。スイッチ1の入力端子に受信側回線20～23と挿入回線11を受信インターフェース部4-1～4-5を介して接続し、出力ハイウェイ15-1～15-4を送信側回線24～27に送信インターフェース部5-1～5-4を介して接続する。また、出力ハイウェイa15-5をセクタ2の入力端子に接続する。出力ハイウェイb15-4を2つに分岐させ、分岐した方を出力ハイウェイb'15-6とし、セクタ2のもう一方の入力端子に接続する。

50 【0014】スイッチ1の構成を図2に示す。図2に示す回路は、第1の空間スイッチ7、アッドドロップスイッチ6、第2の空間スイッチ8、遅延挿入部9、制御部28からなるセルフヒーリングリングスイッチ（SHRSW）で

ある。空間スイッチ7と8は4入力4出力である。アッドドロップスイッチ6は4入力4出力である。そして、空間スイッチ7の入力端子にリング受信側回線20~23を受信インターフェース部を介して接続する。空間スイッチ8の出力端子をリング送信側回線24~27に送信インターフェース部を介して接続する。挿入回線11をアッドドロップスイッチの入力端子に接続する。

【0015】図1に戻り、セクタ2の一方の入力端子には、アッドドロップスイッチ6の出力端子（ハイウェイa15-5を接続する。セクタ2のもう一方の入力端子には、空間スイッチ8の出力ハイウェイb15-4を分岐させた出力ハイウェイb'15-6を接続する。

【0016】次に、本実施例で用いるフレームはANSIで標準化されているSTS-12(622.08Mb/s)信号である。これを図12に示す。本例では、STS単位の切替を対象とする。

【0017】図1に戻り、図1および図2の回路を2-Fiber BLSRに用いる方法を説明する。2-Fiber BLSRでは、予備の回線は用いない。従って、空間スイッチ7と8の設定は図13に示すように固定される。すなわち、時計回り方向（CW方向）と反時計回り方向（CCW方向）の現用回線を常に選択し、アッドドロップスイッチ6と接続する。リングスイッチ時には、アッドドロップスイッチ6が出力タイムスロットを変更することにより、現用バスを反対方向の予備容量を用いて伝送する。図12のフレームをもちいる場合、例えばSTS-1#1~#6を現用、STS-1#7~#12を予備とすればよい。セクタ2は常時、ハイウェイa15-5を選択し、分岐回線12に接続する。すなわち、ハイウェイa15-5を常に分岐回線として用いる。

【0018】次にこのSHRSWを4-Fiber BLSRに用いる場合の方法を図1を用いて説明する。4-Fiber BLSRに用いる場合、リングスイッチ時とスパンスイッチ時におけるアッドドロップスイッチの動作は固定である。空間スイッチ7と8は通常時は図14に示すように現用回線とアッドドロップスイッチ6を接続する。受信側のスパンスイッチ実行時には、空間スイッチ7が現用回線の代わりに予備回線をアッドドロップスイッチ6に接続する（図15）。送信側でのスパンスイッチ実行時には、空間スイッチ8が同様の操作を行う。リングスイッチ実行時にも空間スイッチ7と8が現用回線の代わりに予備回線をアッドドロップスイッチ6に接続することにより障害から復旧する。例えば、CW方向現用受信回線20とCW方向予備受信回線21の両方に障害が発生した場合は図16(a)に示すような設定により、リングスイッチを実行する。すなわち、空間スイッチ7が、CW方向現用受信回線20の代わりにCCW方向予備受信回線23をアッドドロップスイッチに接続する。空間スイッチ8は、CCW方向現用送信回線26の代わりにCW方向予備送信回線25をアッドドロップスイッチ6に接続する。また、フルバススルー実行時は図16(b)に示す設定となる。すなわち、現用回線に対する

空間スイッチ7と8の設定は変更しない。そして、CW方向予備受信回線21をCW方向予備送信回線25に接続する。この時遅延挿入素子9は、他の回線に生じる遅延と同等の遅延をバススルーする回線に生じさせる。さらに、CCW方向予備受信回線23をCCW方向予備送信回線27に遅延素子9を介して接続する。セクタ2は常時、ハイウェイa15-5を選択し、分岐回線12に接続する。すなわち、ハイウェイa15-5を常に分岐回線として用いる。

【0019】次にこのSHRSWをUPSRに用いる場合の方法を図17を用いて説明する。UPSRに用いる場合、ノード間の接続には2回線しか用いない。従って、CCW方向を現用、CW方向を予備として用いる場合、CCW予備回線23、27およびインターフェース4-4、5-4は不要となる。よって空間スイッチ7と8の設定は図17に示すように固定する。そして、アッドドロップスイッチ6は、当該ノードでドロップするバスのうち、CW方向回線を経由してきたバスとCCW方向回線を経由するバスをそれぞれ出力ハイウェイ15-4と15-5に出力する（図18）。セクタ2は、両者のうちから正常な方を選択することにより障害復旧を可能にする。図18においては、チャンネル1(ch1)のCCWバスに障害が発生しているため、ch1のみCW側を選択したことを示している。この時、受信インターフェース部からの障害検出情報19を用いてセクタ制御部3がセクタを制御する。ここでチャンネルとは、各バス（STS）に対して割り当てられているタイムスロットを指す。また、VT単位の切替をする場合には、チャンネルはVTを指す。

【0020】次に、空間スイッチ7と8を用いれば、リニアスイッチ（1+1,1:n）モードにも容易に対応できる。1+1の場合、空間スイッチ8はアッドドロップスイッチ6の出力を現用と予備の両方に同時に出力する機能（分配機能）をもつ。

【0021】上記実施例におけるアッドドロップスイッチ6は時分割スイッチでも実現可能である。

【0022】上記実施例におけるスイッチ1は時分割スイッチでも実現可能である。

【0023】上記実施例における遅延挿入素子は、半導体メモリにより実現可能である。

【0024】また、上記実施例におけるスイッチ1は、以下に示す構成によっても可能である（図19）。即ち、第1の空間スイッチ7、アッドドロップスイッチ6、第2の空間スイッチ8、遅延挿入部9、制御部28からなるセルフヒーリングリングスイッチ（SHRSW）において、空間スイッチ7と8を5入力5出力とし、アッドドロップスイッチ6を4入力4出力とする。そして、空間スイッチ7の入力端子にリング受信側回線20~23および挿入回線11を受信インターフェース部を介して接続する。空間スイッチ8の出力端子をリング送信側回線24~27に送信インターフェース部を介して接続する。ハイウェイ14-5が空間スイッチ7を介してアッドドロップスイッチ6に接

続され、ハイウェイ15-5が空間スイッチ8を経由していることが前述の実施例との違いであり、容易に実現可能である。

【0025】また、上記実施例におけるスイッチ1は、以下に示す構成によっても可能である(図20)。即ち、第1の空間スイッチ7、アッドドロップスイッチ6、第2の空間スイッチ8、遅延挿入部9、制御部28からなるセルフヒーリングリングスイッチ(SHRSW)において、空間スイッチ8を5入力5出力とし、アッドドロップスイッチ6を4入力4出力とする。空間スイッチ8の出力端子をリング送信側回線24~27に送信インターフェース部を介して接続する。ハイウェイ15-5が空間スイッチ8を経由していることが前述の実施例との違いであり、容易に実現可能である。また、上記実施例におけるスイッチ1は、以下に示す構成によっても可能である(図21)。即ち、第1の空間スイッチ7、アッドドロップスイッチ6、第2の空間スイッチ8、遅延挿入部9、制御部28からなるセルフヒーリングリングスイッチ(SHRSW)において、アッドドロップスイッチ6を5入力5出力とする。そして、空間スイッチ7の入力端子にリング受信側回線20~23を受信インターフェース部を介して接続する。空間スイッチ8の出力端子をリング送信側回線24~27に送信インターフェース部を介して接続する。アッドドロップスイッチ6の規模を大きくし遅延挿入素子9を省いたことが前述の実施例との違いであり、容易に実現可能である。

【0026】また、上記実施例におけるスイッチ1は、以下に示す構成によっても可能である(図22)。即ち、第1の空間スイッチ7、アッドドロップスイッチ6、第2の空間スイッチ8、遅延挿入部9、制御部28からなるセルフヒーリングリングスイッチ(SHRSW)において、空間スイッチ8を5入力5出力とし、アッドドロップスイッチ6を5入力5出力とする。そして、空間スイッチ7の入力端子にリング受信側回線20~23を受信インターフェース部を介して接続する。空間スイッチ8の出力端子をリング送信側回線24~27に送信インターフェース部を介して接続する。ハイウェイ15-5が空間スイッチ8を経由していること、およびアッドドロップスイッチ6の規模を大きくし遅延挿入素子9を省いたことが前述の実施例との違いであり、容易に実現可能である。

【0027】

【発明の効果】ソフトウェアの変更のみで、2-Fiber BLSR, 4-Fiber BLSR, UPSRの各種リングスイッチモードを切り替えることを可能とする。また、リングスイッチモ

ードからリニアスイッチモードへの変更、およびその逆の変更も可能となる。

【図面の簡単な説明】

【図1】本発明におけるノードの基本構成を示す図。

【図2】本発明の第1の実施例におけるスイッチ部の構成を示す図。

【図3】2-Fiber BLSRの説明図。

【図4】2-Fiber BLSRにおける復旧例。

【図5】2-Fiber BLSRにおけるノード構成従来例。

【図6】4-Fiber BLSRの説明図。

【図7】4-Fiber BLSRにおける復旧例。

【図8】4-Fiber BLSRにおけるノード構成従来例。

【図9】UPSRの説明図。

【図10】UPSRにおける復旧例。

【図11】UPSRにおけるノード構成従来例。

【図12】本発明の実施例におけるフレーム構成。

【図13】2-Fiber BLSRにおける設定を示す図。

【図14】4-Fiber BLSRにおける設定を示す図。

【図15】4-Fiber BLSRにおけるスパンスイッチを示す

図。

【図16】4-Fiber BLSRにおけるリングスイッチを示す図。

【図17】UPSRにおける設定を示す図。

【図18】UPSRにおける復旧方法を示す図。

【図19】スイッチ1の第2の構成方法を示す図。

【図20】スイッチ1の第3の構成方法を示す図。

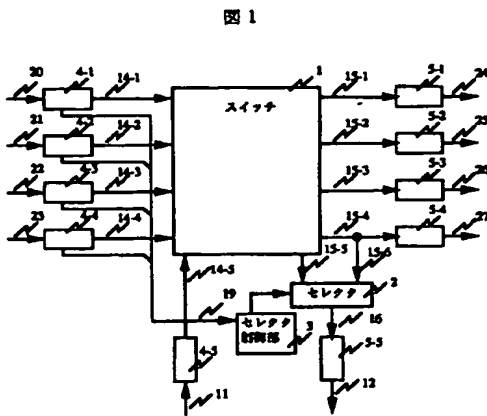
【図21】スイッチ1の第4の構成方法を示す図。

【図22】スイッチ1の第5の構成方法を示す図。

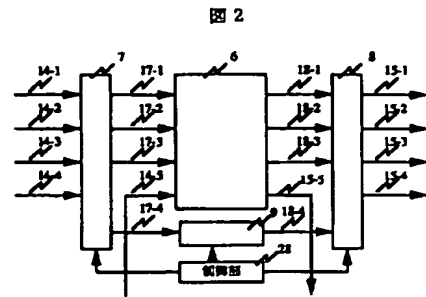
【符号の説明】

1…セルフヒーリングリングスイッチ、2…セクタ、3…セクタ制御部、4-1~4-5…受信インターフェース、5-1~5-5…送信インターフェース、6…アッドドロップスイッチ、7…空間スイッチ、8…空間スイッチ、9…遅延素子、10-1~10-4…ノード、11…挿入回線、12…分岐回線、14-1~14-5…ハイウェイ、15-1~15-7…ハイウェイ、16…ハイウェイ、17-1~17-5…ハイウェイ、18-1~18-5…ハイウェイ、19…障害検出情報、20…CW方向現用受信回線、21…CW方向予備受信回線、22…CCW方向現用受信回線、23…CCW方向予備受信回線、24…CW方向現用送信回線、25…CW方向予備送信回線、26…CCW方向現用送信回線、27…CCW方向予備送信回線、28…制御部、30-1~30-4…CW現用回線、31-1~31-4…CCW現用回線、32-1~32-4…CW予備回線、33-1~33-4…CCW予備回線、34-1~34-3…従来例におけるスイッチ。

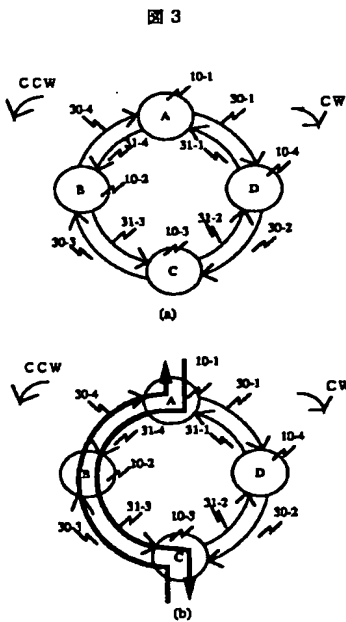
【図1】



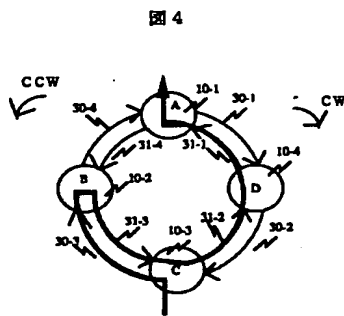
【図2】



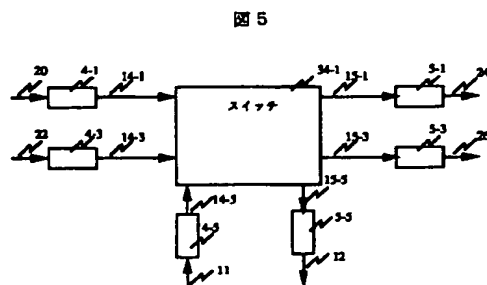
【図3】



【図4】

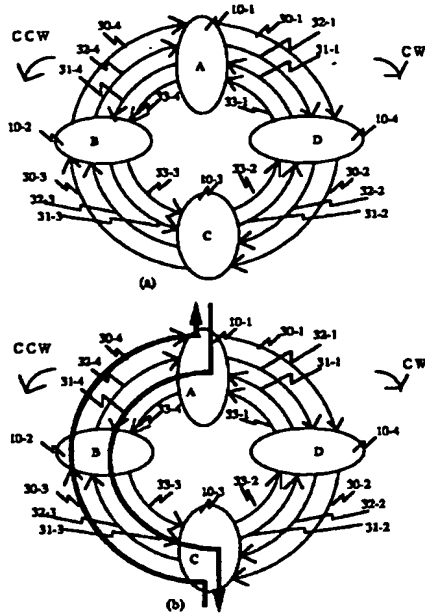


【図5】



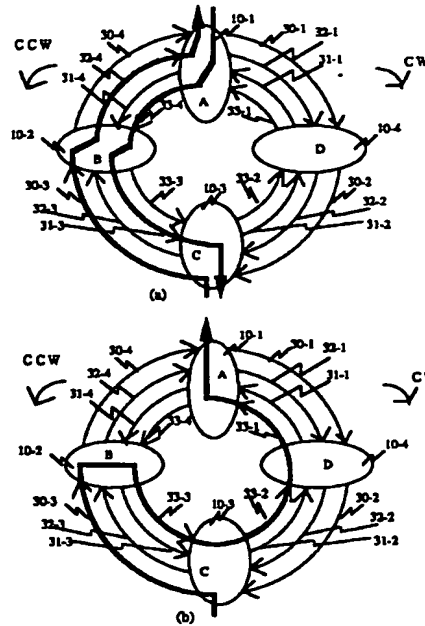
【図6】

図 6



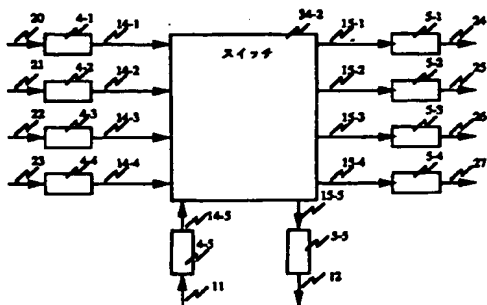
【図7】

図 7



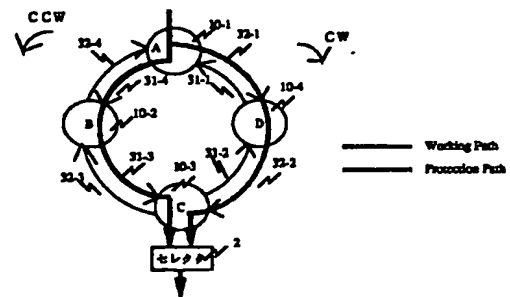
【図8】

図 8



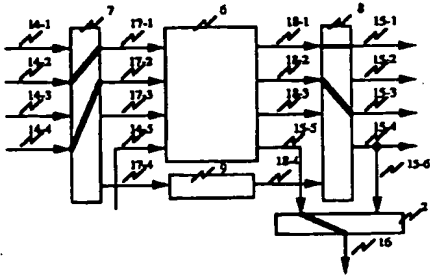
【図10】

図 10



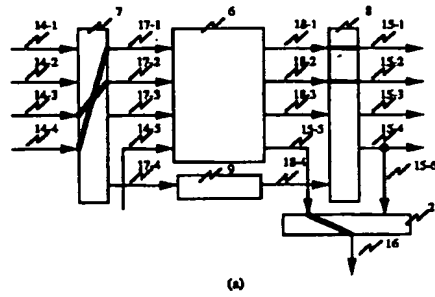
【図15】

図15



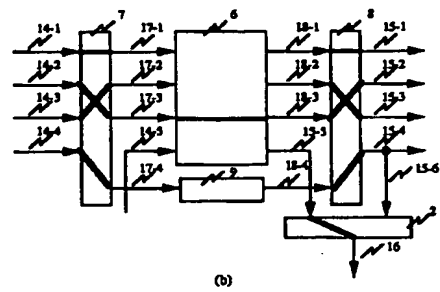
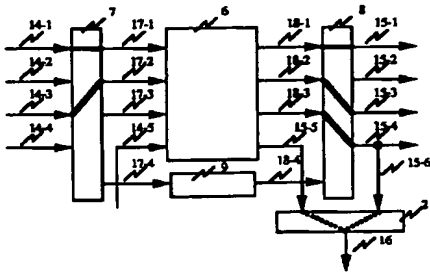
【図16】

図16



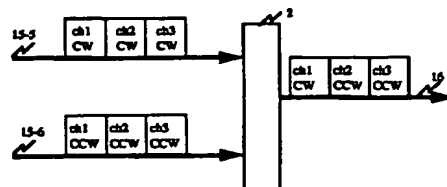
【図17】

図17



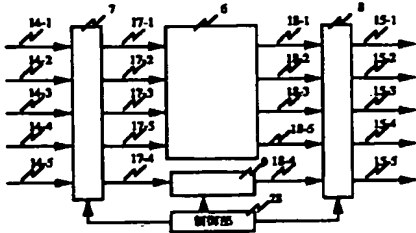
【図18】

図18



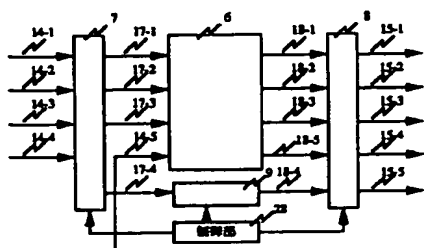
【図19】

図19



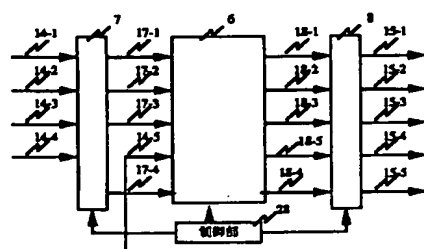
【図20】

図20



【図22】

図22



【図21】

図21

